

**Факультет компьютерных наук  
Кафедра компьютерных технологий и сетей**

**Контрольные задания по дисциплине Схемотехника ЭВМ**

**Вариант для заданий №1 и №3 определяется как N = две последние цифры номера зачетной книжки. Если N больше 50, то номер варианта (100-N).**

**Задание №1 (по вариантам, приложение 1)**

1. По таблице истинности построить карты Карно
2. Найти функцию совершенной конъюнктивной нормальной формы (минимальное произведение сумм) или функцию совершенной дизъюнктивной нормальной формы (минимальную сумму произведений)
3. По функции построить схему на логических элементах И, ИЛИ, НЕ

**Задание №2**

По функции  $F = (\overline{x_1} * x_2 * x_3) + (\overline{x_1} * (x_2 + \overline{x_4})) + (\overline{x_1} * x_3)$  построить схему на логических элементах:

1. И, И-НЕ, НЕ (для тех, у кого последняя цифра номера зачетной книжки ЧЕТНАЯ)
2. ИЛИ, ИЛИ-НЕ, НЕ (для тех, у кого последняя цифра номера зачетной книжки НЕЧЕТНАЯ)

**Задание №3 (по вариантам, приложение 2)**

Построить схему полного сумматора на элементах «ИСКЛ. ИЛИ» и «И». Произвести сложение двух восьмиразрядных чисел, составить таблицу истинности полного сумматора ( $A_i, B_i, P_{i-1}, P_i, S_i$ ).

**Задание №4**

Построить схему делителя частоты на 8 на базе JK-триггера. Составить таблицу истинности делителя.

**Задание №5**

Построить схему дешифратора для семисегментного индикатора на логических элементах И, И-НЕ, ИЛИ, ИЛИ-НЕ, НЕ. Составить таблицу истинности дешифратора.

**Вопросы на экзамен:**

1. Электронные усилители. Коэффициент усиления.
2. Обратная связь в усилителях и ее влияние на свойства усилителя.
3. Булева алгебра. Основные выражения Булевой алгебры, свойства.
4. Минимизация нормальных конъюнктивных и дизъюнктивных форм. Карты Карно.
5. Логические элементы цифровых устройств.
6. RS, T, D, JK триггеры. Схемы, принцип работы, таблицы истинности и временные диаграммы основных типов триггеров (синхронных и асинхронных).
7. Регистры (последовательные, параллельные). Сдвиговые регистры.
8. Счетчики. Схема, принцип работы, временные диаграммы.
9. Шифраторы и дешифраторы. Схемы, принцип работы.
10. Мультиплексоры и демultipлексоры. Схемы, принцип работы.
11. Сумматор (полусумматор, полный сумматор). Схемы, принцип работы. Принцип суммирования многоразрядных чисел.
12. Компараторы. Контроль четности.
13. Запоминающие устройства.
14. ПЗУ.
15. ОЗУ. Статическая, динамическая.
16. Параллельный и последовательный доступ к ОЗУ.

**Литература:**

Хоровиц П., Хилл У. Искусство схемотехники, 2 том. – Мир. 2003

С. Н. Лехин. Схемотехника ЭВМ : учеб. пособие для студентов вузов, обучающихся по специальности 230101 "Вычисл. машины, комплексы, системы и сети" - СПб. : БХВ-Петербург, 2010

Новиков Ю.В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. - М: Мир. 2001.